

(19)



JAPANESE PATENT OFFICE

## PATENT ABSTRACTS OF JAPAN

(11) Publication number: **2000347772 A**(43) Date of publication of application: **15.12.00**

(51) Int. Cl.

**G06F 1/26****G06F 1/32**(21) Application number: **11158954**(71) Applicant: **TOSHIBA CORP**(22) Date of filing: **07.06.99**(72) Inventor: **NAKADA YASUMASA**

(54) **POWER CONSUMPTION REDUCTION CONTROL METHOD FOR PROCESSOR TO BE USED FOR PORTABLE INFORMATION EQUIPMENT**

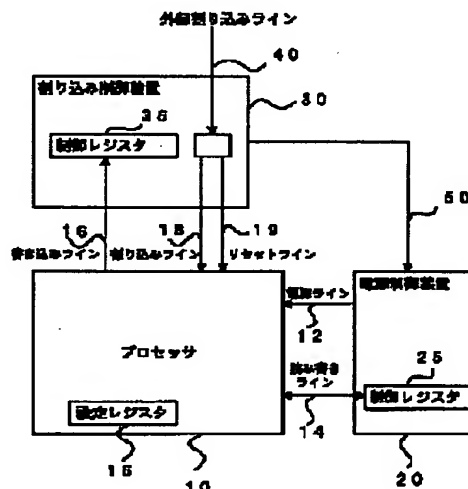
used whether or not the power source is to be turned off and power consumption can be reduced while preventing required interruption responsiveness from being damaged.

(57) Abstract

COPYRIGHT: (C)2000,JPO

**PROBLEM TO BE SOLVED:** To attain the reduction of power consumption while preventing required interruption responsiveness from being damaged by preventing a power source from being turned off even in the standstill state of a processor when the interruption responsiveness is set high.

**SOLUTION:** Inside a processor 10, a setting register 15 is provided for setting a value when requesting high interruption responsiveness. When the start of the standstill (or stop) state of portable information equipment is judged, it is judged whether the value of high interruption responsiveness is set to the setting register 15 or not. When the value of high interruption responsiveness is set to the setting register 15, in the standstill state, the power source of the processor 10 is prevented from being turned off. Thus, when turning the processor 10 into standstill state, it is controlled based on the state of equipment at that time or application software to be



(51) Int.Cl.<sup>7</sup>

識別記号

F I

テーマコード(参考)

G 0 6 F 1/26  
1/32

G 0 6 F 1/00

3 3 4 G 5 B 0 1 1

3 3 2 B

3 3 4 H

審査請求 未請求 請求項の数5 O L (全 8 頁)

(21) 出願番号 特願平11-158954

(22) 出願日 平成11年6月7日(1999. 6. 7)

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 発明者 中田 恭正

東京都青梅市末広町2丁目9番地 株式会  
社東芝青梅工場内

(74) 代理人 100083161

弁理士 外川 英明

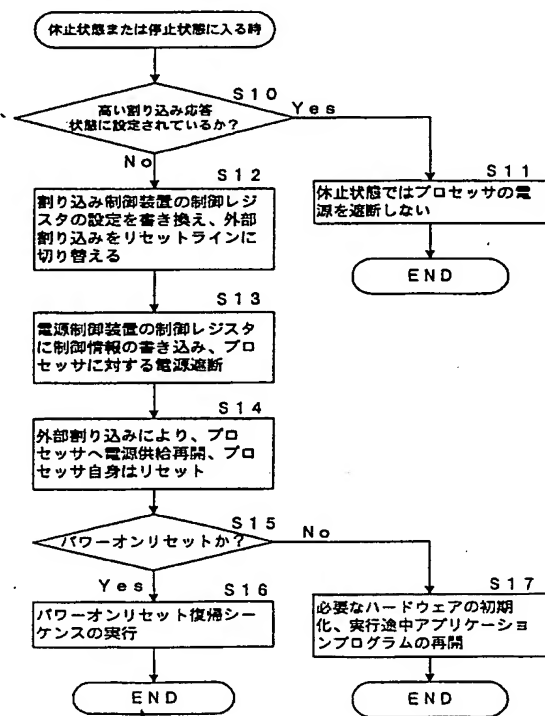
Fターム(参考) 5B011 DA06 DC06 EA04 KK00 LL11

## (54) 【発明の名称】 携帯情報機器に使用されるプロセッサの低消費電力制御方法

## (57) 【要約】

【課題】 携帯情報機器のプロセッサが休止状態になった時に、単にプロセッサに供給される電源を切った場合、割り込みの応答性が高い場合には復帰処理に時間が掛かってしまう。

【解決手段】 プロセッサが休止状態に入る時に、その時の機器の状態や、使用するアプリケーションソフトウェアによってプロセッサの電源を切るかどうかを制御し、必要な割り込み応答性を損ねないようにしながら、本来の目的である消費電力を低減することを実現する。



## 【特許請求の範囲】

【請求項 1】 携帯情報機器に使用される低消費電力制御手段を有するプロセッサの低消費電力の制御方法であって、

ユーザによって、前記携帯情報機器の割り込み応答性を高く設定された場合には、それ以降前記携帯情報機器の前記プロセッサが休止状態になっても、前記プロセッサの電源を切らないようにしたことを特徴とする携帯情報機器に使用されるプロセッサの低消費電力制御方法。

【請求項 2】 携帯情報機器に使用される低消費電力制御手段を有するプロセッサの低消費電力の制御方法であって、

前記携帯情報機器に搭載される特定アプリケーションが割り込み応答性を要求している場合には、前記アプリケーションの実行中は前記プロセッサが休止状態になっても、前記プロセッサの電源を切らないようにしたことを特徴とする携帯情報機器に使用されるプロセッサの低消費電力制御方法。

【請求項 3】 携帯情報機器に使用される低消費電力制御手段を有するプロセッサの低消費電力の制御方法であって、

前記携帯情報機器に、モデムや携帯電話などのドライバソフトを、その機器を使用する際に始めてロードするタイプのオペレーティングシステムが搭載され、前記オペレーティングシステムによって、前記モデムや携帯電話などの前記ドライバソフトが前記携帯情報機器にロードされていると判断された場合には、前記ドライバソフトがロードされている間、前記プロセッサが休止状態になっても、前記プロセッサの電源を切らないようにしたことを特徴とする携帯情報機器に使用されるプロセッサの低消費電力制御方法。

【請求項 4】 携帯情報機器に使用される低消費電力制御手段を有するプロセッサの低消費電力の制御方法であって、

前記携帯情報機器に搭載されるオペレーティングシステムによって、リアルタイム性の高い割り込みがイネーブルになっているか否かを判断し、イネーブルになっている場合には、前記プロセッサが休止状態になっても、前記プロセッサの電源を切らないようにしたことを特徴とする携帯情報機器に使用されるプロセッサの低消費電力制御方法。

【請求項 5】 携帯情報機器に使用される低消費電力制御手段を有するプロセッサの低消費電力の制御方法であって、

前記携帯情報機器に搭載されるオペレーティングシステムによって、起動されているプロセスを調べ、I/O待ちの状態になっているプロセスの中に高い割り込み応答性が求められるプロセスがするか否かを判断し、高い割り込み応答性が求められるプロセスが存在する場合には、前記プロセッサが休止状態になっても、前記プロセ

ッサの電源を切らないようにしたことを特徴とする携帯情報機器に使用されるプロセッサの低消費電力制御方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、携帯情報機器に使用される低消費電力制御手段を有するプロセッサの低消費電力制御方法に関する。

## 【0002】

【従来の技術】モバイル、ハンドヘルドPC等の携帯情報機器に使用されるプロセッサには、実行状態(RUN)、休止状態(IDLE)、停止状態(SUSPEND)という3つの状態をもっている。以下の説明では、実行状態とは、プログラムが実行している状態とする。また、休止状態とは、電源を入れて、システムが立ち上がっているが実行中のプログラムがない状態、またはユーザが画面を見ていて入力が無い状態とする。また、停止状態とは、電源を切っている状態。ただし、携帯情報機器では本当に電源が切られているのではなく、DRAMメモリ内のデータが保持されている状態とする。

【0003】上記の状態を持つプロセッサを内蔵した携帯情報機器においては、バッテリーの寿命を長くするために様々な工夫がなされている。

【0004】例えば、プロセッサを使用していない時に電源を切る方式は、携帯情報機器が停止状態(サスペンド)に入る時の低消費電力化の工夫として既に行なわれている。しかしながら、休止状態(アイドル)に入る時には、プロセッサの入力クロックを止める程度の工夫しかなされていなかった。

【0005】これは、携帯情報機器としての使用状態としては、プロセッサのクロックを止めさえすれば十分に消費電力が少なくなるからである。しかし、半導体プロセス技術の進歩によって、電源を入れているだけで消費される電力が大きくなり、休止状態での消費電力が無視できなくなってきた。

【0006】また、停止状態の際に、プロセッサを使用していない時に電源を切ることがなされていた理由は、通常、携帯情報機器を持ち歩いている時間(携帯機器を使っているわけではない)において消費される電力を小さくするためである。

## 【0007】

【発明が解決しようとする課題】携帯情報機器のプロセッサが休止状態になった時に、プロセッサの電源を切るにより、消費電力が低減されることは確かであるが、このときに問題になるのが割り込みの応答性である。携帯情報機器としては、使用している状態であれば、ある程度(数十マイクロ秒程度)の割り込み応答性が必要であり、通常の割り込みの頻度は、数ミリ秒程度が想定されている。

【0008】本発明は、プロセッサが休止状態に入る時

に、その時の機器の状態や、使用するアプリケーションソフトウェアによってプロセッサの電源を切るかどうかを制御し、必要な割り込み応答性を損ねないようにしながら、本来の目的である消費電力を低減することを実現する消費電力制御方法を提供することを目的とする。

【0009】

【課題を解決するための手段】上記目的を達成するために、本発明の低消費電力制御方法は、携帯情報機器に使用される低消費電力制御手段を有するプロセッサの低消費電力の制御方法であって、ユーザによって、前記携帯情報機器の割り込み応答性を高く設定された場合には、それ以降前記携帯情報機器の前記プロセッサが休止状態になっても、前記プロセッサの電源を切らないようにしたことを特徴とする。

【0010】また、上記目的を達成するために、本発明の低消費電力制御方法は、携帯情報機器に使用される低消費電力制御手段を有するプロセッサの低消費電力の制御方法であって、前記携帯情報機器に搭載される特定アプリケーションが割り込み応答性を要求している場合には、前記アプリケーションの実行中は前記プロセッサが休止状態になっても、前記プロセッサの電源を切らないようにしたことを特徴とする。

【0011】また、上記目的を達成するために、本発明の低消費電力制御方法は、携帯情報機器に使用される低消費電力制御手段を有するプロセッサの低消費電力の制御方法であって、前記携帯情報機器に、モデムや携帯電話などのドライバソフトを、その機器を使用する際に始めてロードするタイプのオペレーティングシステムが搭載され、前記オペレーティングシステムによって、前記モデムや携帯電話などのドライバソフトが前記携帯情報機器にロードされていると判断された場合には、前記ドライバソフトがロードされている間、前記プロセッサが休止状態になっても、前記プロセッサの電源を切らないようにしたことを特徴とする。

【0012】また、上記目的を達成するために、本発明の低消費電力制御方法は、携帯情報機器に使用される低消費電力制御手段を有するプロセッサの低消費電力の制御方法であって、前記携帯情報機器に搭載されるオペレーティングシステムによって、リアルタイム性の高い割り込みがイネーブルになっているか否かを判断し、イネーブルになっている場合には、前記プロセッサが休止状態になっても、前記プロセッサの電源を切らないようにしたことを特徴とする。

【0013】また、上記目的を達成するために、本発明の低消費電力制御方法は、携帯情報機器に使用される低消費電力制御手段を有するプロセッサの低消費電力の制御方法であって、前記携帯情報機器に搭載されるオペレーティングシステムによって、起動されているプロセスを調べ、I/O待ちの状態になっているプロセスの中に高い割り込み応答性が求められるプロセスがするか否か

を判断し、高い割り込み応答性が求められるプロセスが存在する場合には、前記プロセッサが休止状態になっても、前記プロセッサの電源を切らないようにしたことを特徴とする。

【0014】

【発明の実施の形態】図1は、本発明の携帯情報機器に適用される低消費電力制御装置の構成を示すブロック図である。

【0015】図1において、低消費電力制御装置はプロセッサ10と、電源制御装置20、割り込み制御装置30とによって構成される。電源制御装置20は制御レジスタ25を有する。また、割り込み制御装置30も制御レジスタ35を有する。プロセッサ10の内部には高い割り込み応答性を要求する場合に値が設定される設定レジスタ15が設けられる。なお、設定レジスタ15はこれに限定されず、メモリ領域内の特定アドレスやフリップフロップ等を使用しても構わない。

【0016】プロセッサ10と電源制御装置20との間は、電源制御装置20からプロセッサ10へ電源を供給するための電源ライン12と、プロセッサ10から電源制御装置20の制御レジスタ25へ制御情報を読み書きするための読み書きライン14とによって接続されている。

【0017】また、プロセッサと割り込み制御装置30との間は、プロセッサ10から割り込み制御装置30の制御レジスタ35へ制御情報を書き込むための書き込みライン16と、外部割り込みライン40からの外部割り込みを割り込み制御装置30によって受信し、プロセッサ10の割り込み端子またはリセット端子へ入力する割り込みライン18と、リセットライン19とによって接続されている。

【0018】また、割り込み制御装置30と電源制御装置20との間は、割り込み制御装置30からの制御信号を電源制御装置20に出力する信号ライン50とによって接続されている。

【0019】図2は、上記した低消費電力制御装置の動作を示すフローチャートである。

【0020】プロセッサ10において実行されるオペレーティングシステムOSは、携帯情報機器が休止状態（または停止状態）に入ると判断すると、設定レジスタ15に高い割り込み応答性の値が設定されているか否かを判断する（ステップS10）。もし、設定レジスタ15に高い割り込み応答性の値が設定されていれば、休止状態ではプロセッサ10の電源を遮断しないようにする（ステップS11）。なお、設定レジスタ15への設定動作については後述する。

【0021】一方、設定レジスタ15に高い割り込み応答性の値が設定されていなければ、OSは書き込みライン16を介して割り込み制御装置30の制御レジスタ35の設定を書き換える。これを受けて、割り込み制御装

置 30 は外部割り込みライン 40 からの割り込み信号をリセットライン 19 に切り替える (ステップ S12)。通常の状態は、プロセッサ 10 の割り込みライン 18 に繋がっている。

【0022】引き続き、OS は読み書きライン 14 を介して、電源制御装置 20 の制御レジスタ 25 へ制御情報の書き込みを行い、これを認識した電源制御装置 20 は、電源ライン 12 への電力供給を中止し、プロセッサ 10 に対する電源を遮断する (ステップ S13)。

【0023】この時、プロセッサ以外のハードウェアの電源は遮断しないので、それらの制御レジスタに設定された情報等は失われない。また、メモリ (図示せず) に関しても、DRAM メモリのセルフリフレッシュモードを使用するなどして、その内容が失われないように設計されているものとする。

【0024】その後、外部割り込み信号が発生して外部割り込みライン 40 から入力されると、割り込み制御装置 30 から信号ライン 50 を介して電源制御装置 20 に対してプロセッサ 10 に電源を供給するための指示信号が送られる。更に、プロセッサ 10 に対してはリセットライン 19 によってリセットが掛かる (ステップ S14)。

【0025】電源供給が再開されたプロセッサ 10 は、通常のパワーオンリセットと同様に、リセットシーケンス (OS プログラム) を実行し始めるが、この時、OS は電源制御装置 20 の制御レジスタ 25 の内容を読み込んで、通常のパワーオンリセットからの復帰か、休止状態 (または停止状態) からの復帰かを判断する (ステップ S15)。そして、パワーオンリセットからの復帰の場合は、そのままパワーオンリセット復帰シーケンスを実行し (ステップ S16)、休止状態 (または停止状態) からの復帰の場合には、その時に必要なハードウェアの初期化のみを行なって、実行途中のプログラムを再開する (ステップ S17)。

【0026】ここで、プロセッサの実行状態から休止状態 (または停止状態) への遷移について説明する。

【0027】OS のプロセススケジューラは、一定時間 (数ミリ秒オーダ) 毎にタイマ割り込みによって起動され、その時に実行可能になっているプロセスを検索する。実行可能になっているプロセスがあれば実行し、それが完了すると休止状態に戻る。

【0028】例えば、テキストエディタやワープロ機能を実行している時は、殆どの時間はキーボードの入力待ちなど、I/O 待ちの状態になっているので、そのプロセスは実行可能な状態にはなっていない場合が多い。この場合は、実行状態になっている時間は全体の数%程度と予想できる。

【0029】また、例えば、モデム制御等のデータ通信を行なっている最中でも、データを受け取るための I/O 待ちの状態になっている場合が多く、この場合でも、

プロセッサが実行状態になっている時間は全体の数十%程度と予想できる。

【0030】ただし、通信を行なっている最中などの場合は、データが来たという外部割り込みが入ってから、実際にそのデータが処理されるまでの時間に制限がある場合がある。例えば、ソフトモデム通信では、ある一定時間以内にデータ送信に対する確認応答が受信されないと、データの損失によるエラーが発生する。また、TCP/IP 通信では、ある一定時間以内にデータ送信に対する確認応答が受信されないと、再実行等が頻発して性能が著しく低下する。

【0031】この場合、プロセッサが休止状態から実行状態になりデータを処理するまでの時間は、上記ステップ S14 と、ステップ S15-S16、S15-S17 の動作と、ステップ S16、S17 の終了後に通信プロセスが実行されて、実際にデータ処理が完了するまでの時間である。

【0032】プロセッサが休止状態に入って電源が切断された場合には、電源を切らない場合に比べて、プロセッサをハードウェア的にリセットするための時間、およびプロセッサの内部状態を復元するための時間等の時間が余分に掛かることは周知の通りである。これは合わせて数十マイクロ秒程度と予想できる。

【0033】この待ち時間は、機器の使用者であるユーザや、高い割り込み応答性を要求しないアプリケーションプログラムの場合には問題にならない。例えば、ユーザが画面を見てキーボードから入力操作を行なう場合は、従来の機器に比べて応答性が数十マイクロ秒程度遅くなったとしても問題にならない。しかし、ある特定のアプリケーションプログラムや、その機器を特定の目的に使用する場合などに問題となる場合がある。例えば、上記に掲げたある種のデータ通信を行なっている場合などが考えられる。

【0034】本発明では、設定レジスタ 15 に高い割り込み応答性が設定される場合にのみ、休止状態に入る時にプロセッサの電源を切らずに電源を維持する。それ以外の場合には上述の方法等によって電源を切ることによって、必要な割り込み応答性を維持しながら消費電力を低減するものである。

【0035】以下に、設定レジスタ 15 への高い割り込み応答性の設定について、各種の実施態様を説明する。

【0036】(第 1 の実施形態) 図 3 は、第 1 の実施形態の動作を示すフローチャートである。

【0037】ユーザによって、あるアプリケーションを実行するに先立って、そのアプリケーションに高い割り込み応答性を持たせるように設定指示を行なった場合には (ステップ S20 が Yes)、ソフトウェア手段によって設定レジスタ 15 にその値を設定し (ステップ S21)、そうでなければ通常の値を設定する (ステップ S22)。OS は、実行状態から休止状態に移行する時

に、図2のステップS10において、設定レジスタ15の設定情報を読み込み、高い割り込み応答性と設定されている場合は、休止状態でプロセッサの電源を遮断することは行なわないようにする。

【0038】本発明のように、ユーザによって、携帯情報機器の割り込み応答性を高く設定された場合には、それ以降携帯情報機器のプロセッサが休止状態になっても、プロセッサの電源を切らないように設定したことにより、必要な割り込み応答性を維持しながら消費電力を低減することが出来る。

【0039】(第2の実施形態)図4は、第2の実施形態の動作を示すフローチャートである。

【0040】アプリケーションソフトをインストールする時など、各アプリケーションの属性情報として、そのアプリケーションソフトが高い割り込み応答性を求める場合には(ステップS30がYes)、ソフトウェア手段によって設定レジスタ15にその値を設定し(ステップS31)、そうでなければ通常の値を設定する(ステップS32)。OSは、実行状態から休止状態に移行する時に、図2のステップS10において、設定レジスタ15の設定情報を読み込み、高い割り込み応答性と設定されている場合は、休止状態でプロセッサの電源を遮断することは行なわないようにする。

【0041】本発明のように、システムに搭載される特定アプリケーションの割り込み応答性を高く設定された場合には、アプリケーションの実行中はプロセッサが休止状態になっても、プロセッサの電源を切らないように設定したことにより、必要な割り込み応答性を維持しながら消費電力を低減することが出来る。

【0042】(第3の実施形態)図5は、第3の実施形態の動作を示すフローチャートである。

【0043】OSのタイプとして、デバイスドライバを使用する時にロードするものと、予めカーネルに組込まれているものとがある。OSが前者の場合に、OSは実行状態から休止状態に移行する時に、ロードされているデバイスドライバの一覧と、予め(OSやデバイスドライバのインストール時など)設定されている高い割り込み応答性が必要なデバイスの一覧とを比較参照して(ステップS40)、両者に一致するエントリがある場合には、休止状態でプロセッサの電源を遮断することは行なわないようにする(ステップS41)。一致しない場合は、図2で説明した動作と同様であるため、その説明は省略する。

【0044】本発明のように、オペレーティングシステムによって、モデムや携帯電話などのドライバソフトが前記携帯情報機器にロードされていると判断された場合には、ドライバソフトがロードされている間、プロセッサが休止状態になっても、プロセッサの電源を切らないように設定したことにより、必要な割り込み応答性を維持しながら消費電力を低減することが出来る。

【0045】(第4の実施形態)図6は、第4の実施形態の動作を示すフローチャートである。

【0046】OSは、実行状態から休止状態に移行する時に、全ての割り込みに関してそれがイネーブルになっているかどうかを確認し(ステップS50)、高い割り込み応答性が必要な割り込みがイネーブルになっている場合には、休止状態でプロセッサの電源を遮断することは行なわないようにする(ステップS51)。イネーブルになっていない場合は、図2で説明した動作と同様であるため、その説明は省略する。

【0047】本発明によれば、オペレーティングシステムによって、リアルタイム性の高い割り込みがイネーブルになっているか否かを判断し、イネーブルになっている場合には、プロセッサが休止状態になっても、プロセッサの電源を切らないように設定したことにより、必要な割り込み応答性を維持しながら消費電力を低減することが出来る。

【0048】(第5の実施形態)図7は、第5の実施形態の動作を示すフローチャートである。

【0049】OSは、実行状態から休止状態に移行する時に、全てのプロセスの状態を調べ、I/O待ちの状態になっているプロセスの中に、高い割り込み応答性が求められるプロセスが存在するかどうかを確認する(ステップS60)。そして、高い割り込み応答性が求められるプロセスが存在する場合には、休止状態でプロセッサの電源を遮断することは行なわないようにする(ステップS61)。プロセスが存在しない場合は、図2で説明した動作と同様であるため、その説明は省略する。

【0050】本発明によれば、オペレーティングシステムによって、起動されているプロセスを調べ、I/O待ちの状態になっているプロセスの中に高い割り込み応答性が求められるプロセスがするか否かを判断し、高い割り込み応答性が求められるプロセスが存在する場合には、前記プロセッサが休止状態になっても、前記プロセッサの電源を切らないように設定したことにより、必要な割り込み応答性を維持しながら消費電力を低減することが出来る。

【0051】

【発明の効果】本発明によれば、プロセッサが休止状態に入る時に、その時の機器の状態や、使用するアプリケーションソフトウェアによって電源を切るかどうかを制御し、必要な割り込み応答性を損ねないようにしながら、本来の目的である消費電力を低減することを実現することが出来る。

【図面の簡単な説明】

【図1】本発明の携帯情報機器に適用される低消費電力制御装置の構成を示すブロック図。

【図2】本発明の携帯情報機器に適用される低消費電力制御装置の動作を示すフローチャート。

【図3】本発明の低消費電力制御方法の第1の実施形態

の動作を示すフローチャート。

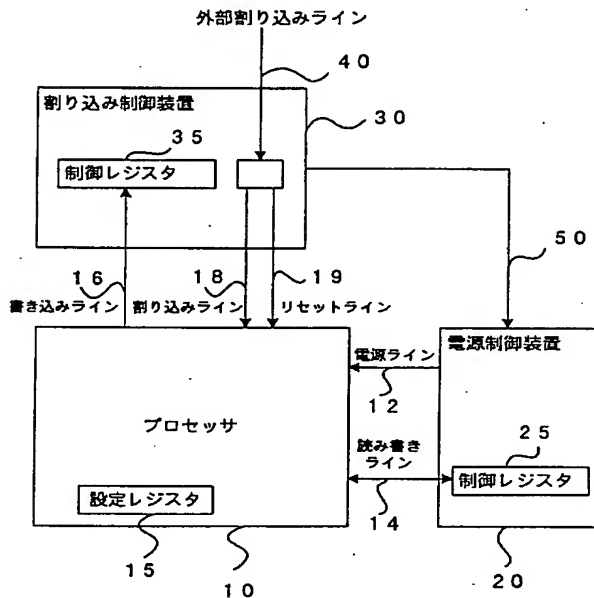
【図4】本発明の低消費電力制御方法の第2の実施形態の動作を示すフローチャート。

【図5】本発明の低消費電力制御方法の第3の実施形態の動作を示すフローチャート。

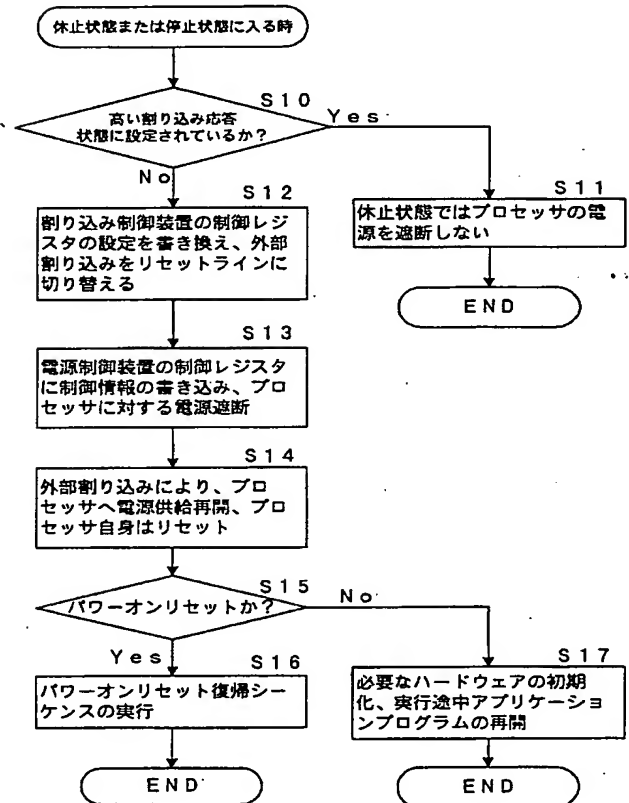
【図6】本発明の低消費電力制御方法の第4の実施形態の動作を示すフローチャート。

【図7】本発明の低消費電力制御方法の第5の実施形態の動作を示すフローチャート。

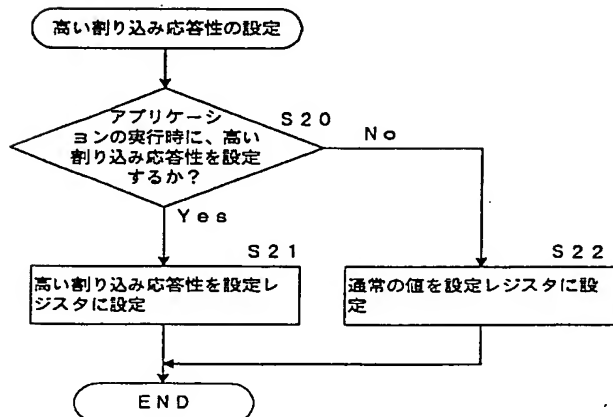
【図1】



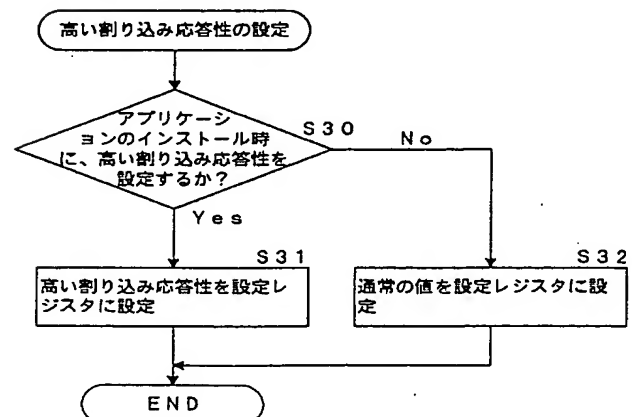
【図2】



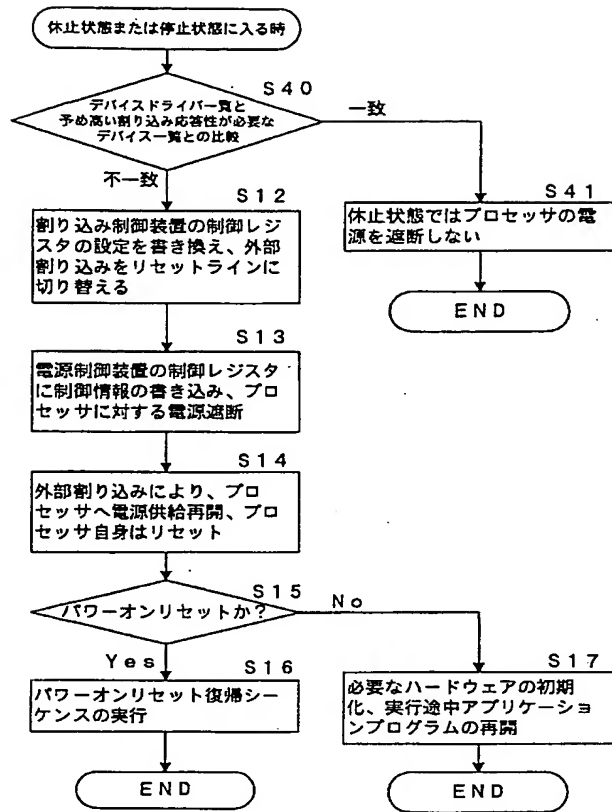
【図3】



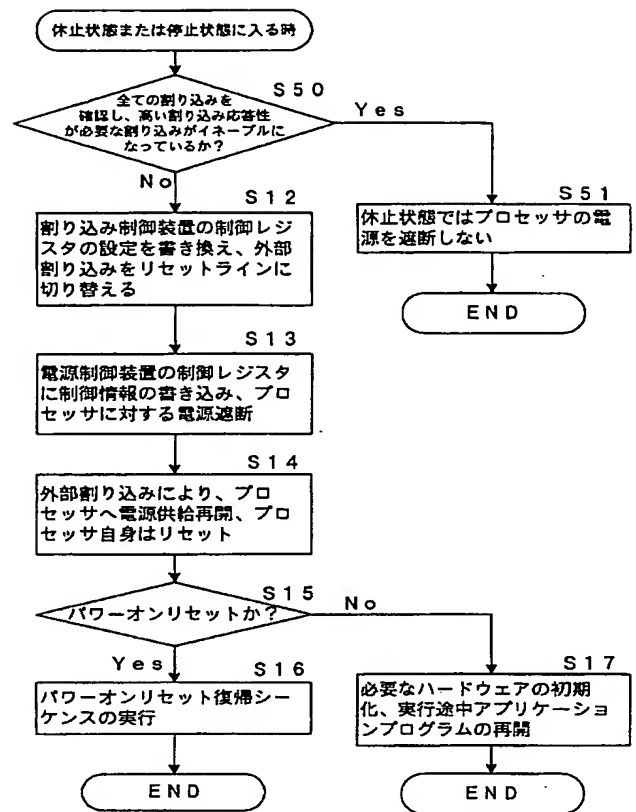
【図4】



【図 5】



【図 6】





【図7】

